

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06064228 A

(43) Date of publication of application: 08 . 03 . 94

(51) Int. Cl

B41J 2/44

B41J 2/45

B41J 2/455

H01L 33/00

H04N 1/036

(21) Application number: 04222976

(71) Applicant: CASIO ELECTRON MFG CO LTD CASIO COMPUT CO LTD

(22) Date of filing: 21 . 08 . 92

(72) Inventor: TSUCHIYA SHIZUO

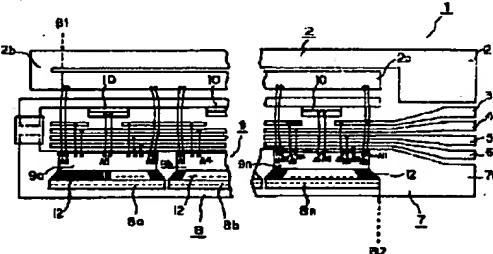
(54) LED DEVICE

(57) Abstract:

PURPOSE: To uniformize the quantity of light emitted from all of LED elements in an LED device used in an LED printer and having a large number of LED elements arranged therein in a row.

CONSTITUTION: A power supply line pattern 2 for supplying power to the driving IC 9a, 9b... arranged corresponding to LED chips 8a, 8b... are provided and has a folded-back part 2b. By this constitution, power can be supplied to the respective LED chips 8a, 8b... in the direction opposite to a negative voltage supply line pattern 7 and voltage can be uniformly applied to all of LED elements.

COPYRIGHT: (C)1994,JPO&Japio



【特許請求の範囲】

【請求項1】 ライン状に並んだ複数のLED素子の各々に電源を供給して発光させるLED発光装置において、

前記各LED素子のアノード端子に高電位電圧を供給する高電圧分岐給電路群が集約された第1の共通給電パターンと、

前記各LED素子のカソード端子に低電位電圧を供給する低電圧分岐給電路群が集約された第2の共通給電パターンとを有し、

前記第1の共通給電パターンと前記高電圧分岐給電路群との第1の接続点と、前記第2の共通給電パターンと前記低電圧分岐給電路群との第2の接続点とは、前記LED素子が構成するラインの両端に配置されたことを特徴とするLED発光装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、LEDプリンタ等に使用され、多数のLED素子を列状に配設したLED発光装置に関する。

【0002】

【従来の技術】LEDプリンタ等に使用されるLED発光装置は、印字データに従って感光体に光書き込みを行う装置である。図9は、かかるLED発光装置内に配設された基板の配線構成を示す図である。同図において、基板14は例えばセラミック等で構成され、このセラミック基板14上にガリウム-砒素-リン等から成るLED素子を列状に形成したLEDチップ15を複数一列に配設し、これらのLED素子とIC回路16との接続を、例えばワイヤボンディング17により個々に行ってい。

【0003】しかし、各LEDチップ15内のLED素子は列状に長く形成されている為、対応するIC回路16の配設位置とLED素子の配設位置との関係からLED素子に流れる電流が異なる。すなわち、IC回路16の配設位置から遠い所に形成されたLED素子には長い配線が必要である為、抵抗損失によりLED素子に流れる電流は少なくなる。一方、IC回路の配設位置から近い所に形成されたLED素子では配線が短いので抵抗損失が少なく、LED素子に流れる電流が多い。このことは、同一のLEDチップ内のLED素子において、その配設位置による発光光量の差となって現れ、感光体に形成される静電潜像の電位レベルが異なり、結果的に画像濃度に差が生じる。

【0004】この為、従来のLED発光装置では、各LED素子を接続する配線導体の線幅を変え、又は線の厚さ(配線パターンの厚さ)を変え、抵抗損失を一定とし、各LED素子に流れる電流を一定にしている。

【0005】

【従来技術の問題点】しかしながら、セラミック基板1

4上に一列に形成されるLED素子は、上述のように多数のLED素子を一列に形成したLEDチップ15を複数配設して構成されている。そして、従来のLED発光装置は上述のように、各LEDチップ内のLED素子と対応するIC回路16との関係のみについて、LED素子に流れる電流を均一にするものである。すなわち、各LEDチップ15相互間での供給電流の均一化を図るものではない。

【0006】この為、同時に発光するLED素子の個数が少ない場合はそれほど問題はないが、全LED素子が同時に発光する場合には各LEDチップ15間に誤差が生じ、全LED素子の発光光量を均一に保てない。すなわち、各LEDチップ15の配設位置と電源パターン18、接地パターン19の配線関係から、電源供給位置に近い、例えばLEDチップ15'では抵抗損が少ないと供給電流が多くなる一方、電源供給位置から遠く離れた位置のLEDチップ15"では抵抗損が大きいことから供給電流が少なく、発光光量が減るからである。

【0007】尚、同図に示す配線パターン20~23は、IC回路16へ印字データや、クロック信号、ラッチ信号、ストローブ信号等のデータや信号の授受を行う為のパターンである。

【0008】

【発明の目的】本発明は上記従来の問題点に鑑み、全てのLED素子の発光光量を均一にすることを可能としたLED発光装置を提供することを目的とする。

【0009】

【発明の要点】本発明は上記目的を達成する為に、ライン状に並んだ複数のLED素子の各々に電源を供給して発光させるLED発光装置において、前記各LED素子のアノード端子に高電位電圧を供給する高電圧分岐給電路群が集約された第1の共通給電パターンと、前記各LED素子のカソード端子に低電位電圧を供給する低電圧分岐給電路群が集約された第2の共通給電パターンとを有し、前記第1の共通給電パターンと前記高電圧分岐給電路群との第1の接続点と、前記第2の共通給電パターンと前記低電圧分岐給電路群との第2の接続点とは、前記LED素子が構成するラインの両端に配置されたことを特徴とする。

【0010】

【実施例】以下、本発明の一実施例について図面を参照しながら説明する。図1は本実施例のLED発光装置に使用され、多数のLED素子が配設された基板の構成図である。同図において、基板1上には電源線パターン2、データ信号線パターン3、クロック信号線パターン4、ラッチ信号線パターン5、ストローブ信号線パターン6、一電圧供給線パターン7等のパターン配線と、多数個のLED素子が形成されたLEDアレー8、駆動用IC9、及びチップ別調整抵抗10が配設されている。

【0011】LEDアレー8は所定個のLED素子が形成された複数のLEDチップ8a、8b、・・・を一列に配設して構成され、例えば各LEDチップ8a、8b、・・・の配設間隔は数10ミクロン単位である。また、駆動用IC9も各LEDチップ8a、8b、・・・に対応して設けられ、LEDチップ8a、8b、・・・と各々対応する駆動用IC9a、9b、・・・は所定数のワイヤボンディング12によって接続されている。

【0012】また、駆動用IC9a、9b、・・・は上述の電源線パターン2、データ信号線パターン3、クロック信号線パターン4、ラッチ信号線パターン5、ストローブ信号線パターン6と接続する端子A1～A11を有している。例えば、端子A1、A2、A10、A11は高電位電圧を供給する電源線パターン2と接続し、この接続線を介して各駆動用IC9a、9b、・・・には高電位電圧が供給される。また、端子A3、A7はデータ信号線パターン3に接続し、この接続線を介して各駆動用IC9a、9b、・・・には印字データが供給される。同様に、端子A4、A8、A9は各々クロック信号線パターン4と、ラッチ信号線パターン5と、ストローブ信号線パターン6が接続され、この接続線を介して各駆動用IC9a、9b、・・・にクロック信号、ラッチ信号、及びストローブ信号を供給する。また、端子A5、A6はチップ別調整抵抗10に接続され、LEDチップ8a、8b、・・・間の抵抗誤差を調整している。

【0013】尚、図示しないが、各駆動用IC9a、9b、・・・、及びLEDチップ8a、8b、・・・は基板上で低電位を供給する一電圧供給線パターン7と接続されている。

【0014】電源線パターン2には不図示の電圧レギュレータから上述のように高電位の電圧が供給される。この電源線パターン2への電源供給位置は電源線パターン2の端部である位置2aであり、電源線パターン2はこの位置2aから折り返し部2bまで延設され、さらに逆方向に位置2cまで延設されている。ここで、電源線パターン2の中で位置2a～折り返し位置2bまでが第1の共通給電パターンであり、折り返し位置2b～位置2cまでが分岐給電路群である。この分岐給電路群には、前述の駆動用IC9a、9b、・・・の端子A1、A2、A10、A11に接続された接続線が接続され、同図の最も左端に位置する駆動用IC9aの端子A1が接続される接続点を第1の接続点B1とする。この第1の接続点B1から同図の右側の分岐給電路群には駆動用IC9a、9b、・・・の端子A1、A2、A10、A11が順次接続され、各駆動用IC9a、9b、・・・への電源供給を行う。尚、電源線パターン2は銅箔で構成され、一定の抵抗値を有している。したがって、第1の接続点B1に近い駆動用IC9aでは抵抗損は少ないが、第1の接続点B1から離れた位置2cでは抵抗損は大きい。

【0015】一方、第2の共通給電パターンとしての一電圧供給線パターン7には、その端部7aに一電圧が供給される。そして、同図の最も右側に位置するLEDチップ8nとの接続点を第2の接続点B2とする。この第2の接続点B2から同図の左側の分岐給電路群には順次駆動用IC9n、9n-1、・・・、及びLEDチップ8n、8n-1、・・・の端子(不図示)が接続されている。したがって、上述の構成から分かるように、LED素子のアノードに供給される高電位電圧は電源線パターン2側から供給され、LED素子のカソードに供給される低電位電圧は一電圧供給線パターン7側から供給され、電源線パターン2に設けられた第1の接続点B1と一電圧供給線パターン7に設けられた第2の接続点B2はLEDアレー8に対して対象の位置に設けられた構成である。

【0016】図2は上述のプリント板上の回路構成(配線構成)を等価回路で表した図である。同図に示す r_s' は電源線パターン2に含まれる第1の共通給電パターンの抵抗値を示し、 r_s は電源線パターン2に含まれる分岐給電路群の各端子間の抵抗値、及び一電圧供給線パターン7の各端子間の抵抗値を示す。また、 r_s は電源線パターン2と駆動用IC9a、9b、・・・との接続線及び駆動用IC9a、9b、・・・とLEDチップ8a、8b、・・・とを接続するワイヤボンディングの抵抗値を示す。

【0017】次に、上述のLED発光装置において、抵抗損失を計算する。尚、この抵抗損失を計算する際、先ず各場合における電圧降下を計算する。図2はLED素子L1にのみ電流を流し、LED素子L1のみ発光させる場合も示している。この場合、流れる電流を I_1 とし、この電流 I_1 が電源線パターン2の位置2a→第1の接続点B1→LED素子L1→第2の接続点B2→一電圧供給線パターン7を通って一電圧供給線パターン7の端部7aに達する間の電圧降下V1Sは、

$$V1S = r_s' \times I_1 + n \times r_s \times I_1 \dots \quad (1)$$

で表される。

【0018】同様に図3の場合、LED素子Lnにのみ電流を流し、LED素子Lnのみ発光させる場合であり、流れる電流を I_n とし、この電流 I_n が電源線パターン2の位置2a→第1の接続点B1→位置2c→LED素子Ln→第2の接続点B2→一電圧供給線パターン7を通って一電圧供給線パターン7の端部7aに達する間の電圧降下Vnsは、

$$Vns = r_s' \times I_n + n \times r_s \times I_n \dots \quad (2)$$

で表される。

【0019】同様に、LEDアレー8の中の真ん中のLED素子のみ発光させる場合について、流れる電流を $I_{n/2}$ とすると、図示しないが電圧降下Vnは、

$$Vn = r_s' \times I_{n/2} + n \times r_s \times I_{n/2} \dots \quad (3)$$

で表される。

【0020】次に、LED素子L₁～L_nの全てを発光させた場合、LED素子L₁に流れる電流によって起こ*

$$V_{1a} = r_p' \times (I_1 + I_2 + I_3 + \dots) + r_p \times I_1 + r_p \times (I_1 + I_2) + r_p \times (I_1 + I_2 + I_3) + \dots + r_p \times (I_1 + I_2 + \dots) \dots (4)$$

で表される。

【0021】同様に、LED素子L₁～L_nの全てを発光させた場合、LED素子L_nに流れる電流によって起こる電圧降下V_{na}は、

$$V_{na} = r_p' \times (I_1 + I_2 + I_3 + \dots) + r_p \times (I_2 + I_3 + \dots) + r_p \times (I_3 + I_4 + \dots) + \dots + r_p \times (I_{n-1} + I_n) + r_p \times I_n + r_p \times (I_1 + I_2 + I_3 + \dots) \dots (5)$$

で表される。

【0022】同様に、LED素子L₁～L_nの全てを発光させた場合、LED素子L_nに流れる電流によって起こる電圧降下V_{ca}は、

$$V_{ca} = r_p' \times (I_1 + I_2 + \dots) + r_p \times (I_2 + I_3 + \dots) + r_p \times (I_3 + I_4 + \dots) + \dots + r_p \times (I_{n/2} + I_{n/2+1} + \dots + I_n) + r_p \times (I_1 + I_2 + \dots + I_{n/2}) + r_p \times (I_1 + I_2 + \dots + I_{n/2} + I_{n/2+1}) + \dots + r_p \times (I_1 + I_2 + \dots + I_n)$$

で表される。

【0023】ここで、上述の(1)式～(6)式を簡単化する為、電流I₁～I_nを同じ値と仮定し、また抵抗値r_p' = k × r_pとし、全ての値をr_p × Iで割り算すると、

$$V_{1S} = k + n \dots (1)$$

$$V_{ns} = k + n \dots (2)$$

$$V_{ca} = k + n \dots (3)$$

$$V_{1a} = k n + (n+1) n/2 \dots (4)$$

$$V_{1a} = k n + (n+1) n/2 = 3534080 \dots (4)$$

$$V_{na} = k n + (n+1) n/2 = 3534080 \dots (5)$$

$$V_{ca} = k n + (n+n/2) n/2 = 5171200 \dots (6)$$

となる。

【0025】一方、同様にして従来例について計算する。図5～図7に示す等価回路は、図9に示した従来のLED発光装置に使用された配線構成の等価回路である。尚、図5がLED素子L₁のみ発光する場合であり、図6がLED素子L_nのみ発光する場合であり、図7が全てのLED素子L₁～L_nを発光する場合の例である。そして、従来の回路においても上述と同様に電圧降下V_{1s}、V_{ns}、V_{ca}、V_{1a}、V_{na}を計算すると、

$$V_{1s} = 2 \times n \times r_p \times I_1$$

$$V_{ns} = 2 \times r_p \times I_n$$

$$V_{ca} = 2 \times r_p \times I_{n/2} \times n/2$$

$$V_{1a} = 2 \times r_p \times I_1 + 2 \times r_p \times (I_1 + I_2) + 2 \times r_p \times (I_1 + I_2 + I_3) + \dots + 2 \times r_p \times (I_1 + I_2 + I_3 + \dots)$$

$$V_{na} = 2 \times r_p \times (I_1 + I_2 + I_3 + \dots + I_n)$$

$$V_{ca} = 2 \times r_p \times (I_1 + I_2 + I_3 + \dots + I_{n/2}) + 2 \times r_p \times (I_1 + I_2 + I_3 + \dots + I_{n/2+1}) + 2 \times r_p \times (I_1 + I_2 + I_3 + \dots + I_{n/2+2}) + 2 \times r_p \times (I_1 + I_2 + I_3 + \dots + I_n)$$

※光させた場合(図4)、LED素子L_nに流れる電流によって起こる電圧降下V_{1a}は、

$$V_{1a} = r_p' \times (I_1 + I_2 + I_3 + \dots) + r_p \times I_1 + r_p \times (I_1 + I_2) + r_p \times (I_1 + I_2 + I_3) + \dots + r_p \times (I_1 + I_2 + \dots) \dots (4)$$

★光させた場合、LEDアレー8の中央に位置するLED素子に流れる電流によって起こる電圧降下V_{ca}は、

$$V_{ca} = r_p' \times (I_1 + I_2 + \dots) + r_p \times (I_2 + I_3 + \dots) + r_p \times (I_3 + I_4 + \dots) + \dots + r_p \times (I_{n/2} + I_{n/2+1} + \dots + I_n) + r_p \times (I_1 + I_2 + \dots + I_{n/2}) + r_p \times (I_1 + I_2 + \dots + I_{n/2} + I_{n/2+1}) + \dots + r_p \times (I_1 + I_2 + \dots + I_n)$$

$$\star V_{1a} = k n + (n+1) n/2 \dots (5)$$

$$V_{ca} = k n + (n+n/2) n/2 \dots (6)$$

となる。

20 【0024】ここで、具体的な数値として、例えばnを2560とし、kを100として上述の電圧降下の値を計算すると、

$$V_{1S} = k + n = 2660 \dots (1)$$

$$V_{ns} = k + n = 2660 \dots (2)$$

$$V_{ca} = k + n = 2660 \dots (3)$$

$$V_{1a} = k n + (n+1) n/2 = 3534080 \dots (4)$$

$$V_{na} = k n + (n+1) n/2 = 3534080 \dots (5)$$

$$V_{ca} = k n + (n+n/2) n/2 = 5171200 \dots (6)$$

である。

30 【0026】ここで、本実施例の場合と同様に、電流I₁～I_nを同じ値と仮定し、全ての値をr_p × Iで割り算すると、

$$V_{1S} = 2 n$$

$$V_{ns} = 2$$

$$V_{nc} = n$$

$$V_{1a} = n \times (n+1)$$

$$V_{na} = 2 n$$

$$V_{ca} = 3 n^2 / 4$$

となる。

40 【0027】ここで、具体的な数値として、上述と同様n=2560、k=100を代入して従来の回路の電圧降下を計算すると、

$$V_{1S} = 2 n = 5120 \dots (1)$$

$$V_{ns} = 2 \dots (2)$$

$$V_{nc} = n = 2560 \dots (3)$$

$$V_{1a} = n \times (n+1) = 6556160 \dots (4)$$

$$V_{na} = 2 n = 5120 \dots (5)$$

$$V_{ca} = 3 n^2 / 4 = 4915200 \dots (6)$$

となる。

50 【0028】以上の計算により求めた値は、その数値が

小さい程配線パターンでの電圧降下が少ないことを示す。そこで、本実施例の場合(1)'～(6)'と、従来例の場合(1)''～(6)''とを比較すると、特に全部のLED素子L₁～L_nを発光した時、その差が顕著に現れることが分かる。すなわち、従来例ではV_{1a}(4)'が6556160であるのに対してV_{na}(5)''は5120であり、その差が桁違いに大きい。しかし、本実施例ではV_{1a}(4)'が3534080に対してもV_{na}(6)'は5171200とその差が少ない。このことは本実施例のLED発光装置内のLED素子が全て発光しても電圧降下の差が小さいことを意味する。

【0029】そこで、全LED素子がオンした時の電圧降下を具体的に計算すると、従来例では、

$$V_{1a} = 0.656V$$

$$V_{na} = 0.001V$$

$$V_{ca} = 0.492V$$

であるのに対し、本実施例では、

$$V_{1a} = 0.353V$$

$$V_{na} = 0.353V$$

$$V_{ca} = 0.517V$$

であり、電圧降下は略均一となる。

【0030】さらに、各LED素子に供給される電圧を計算すると、LED素子L₁、L_n、L_cへの供給電圧V_{d1}、V_{dn}、V_{dc}は、V_d = V_D - V_F - V_{1a}より、従来例では、

$$V_{d1} = 2.144V$$

$$V_{dn} = 2.799V$$

$$V_{dc} = 2.308V$$

であるのに対し、本実施例では、

$$V_{d1} = 2.447V$$

$$V_{dn} = 2.447V$$

$$V_{dc} = 2.283V$$

であり、極めて均一な電圧を印加することができる。したがって、いずれの位置のLED素子も均一な光量の光を感光体に照射することができる。

【0031】図8は、このことを示す図であり、全LED素子を発光した時の、例えば1番目のLED素子L₁と、1280番目(LEDアレー8の真ん中)のLED素子L₁₂₈₀と、2560番目のLED素子L₂₅₆₀の発光エネルギー(発光光量)を比較した図である。特性Iに示す如く従来例においては、最大値に対して7.6%の光量低下があるのに対し、特性IIに示す如く本実施例では93.3%の光量低下があり、従来に比べて均一な光量を得ることができる。

*

* 【0032】したがって、本実施例によれば、均一な光量の光書き込みを感光体に行うことができ、感光体に形成される静電潜像の電位レベルも一定となるので、極めて良好な画像を得ることができる。

【0033】尚、本実施例では、具体的な数値を適用して説明したが、本発明は上述の数値に限定されるものではない。

【0034】

【発明の効果】以上詳細に説明したように、本発明によればLED発光装置内に配設されたLED素子の発光光量を均一にでき、均一な光量の光書き込みを感光体に行い、感光体に形成される静電潜像の電位レベルを一定とし、極めて良好な画像を得ることができる。

【図面の簡単な説明】

【図1】一実施例のLED発光装置内の配線構成を説明する図である。

【図2】図1の等価回路である。

【図3】LED素子L_nにのみ電流が流れる時の等価回路である。

【図4】全てのLED素子に電流が流れる時の等価回路である。

【図5】従来のLED発光装置内の配線構成の等価回路である。

【図6】従来例のLED素子L_nにのみ電流が流れる時の等価回路である。

【図7】従来例の全てのLED素子に電流が流れる時の等価回路である。

【図8】全てのLED素子に電流が流れる場合の従来例と本実施例との比較を説明する図である。

【図9】従来のLED発光装置の配線構成を説明する図である。

【符号の説明】

1 基板

2 電源線パターン

3 データ信号選択パターン

4 クロック信号線パターン

5 ラッチ信号選択パターン

6 ストローブ信号線パターン

7 一電圧供給線パターン

8 LEDアレー

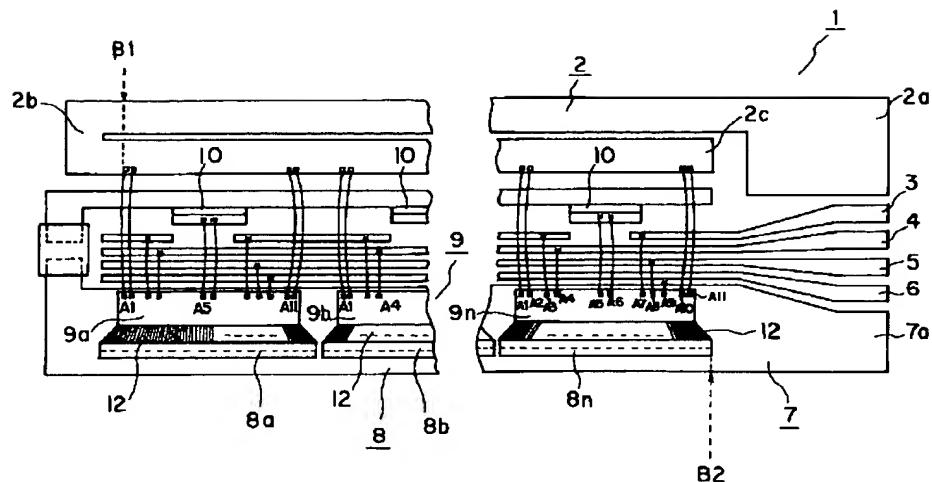
8 a、8 b、... LEDチップ

9 a、9 b、... 駆動用IC

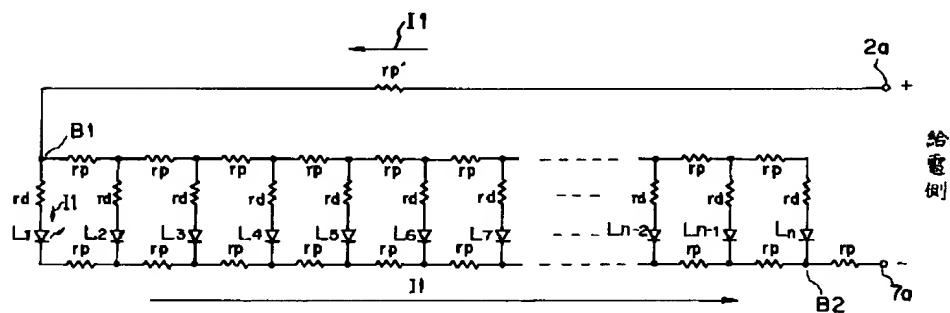
10 チップ調整用抵抗

12 ワイヤボンディング

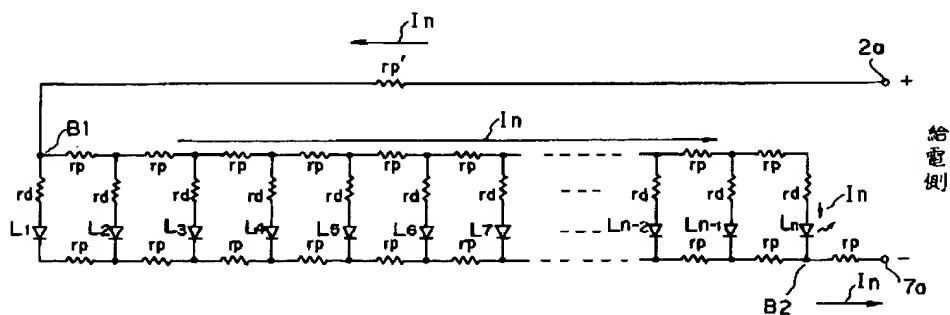
【図1】



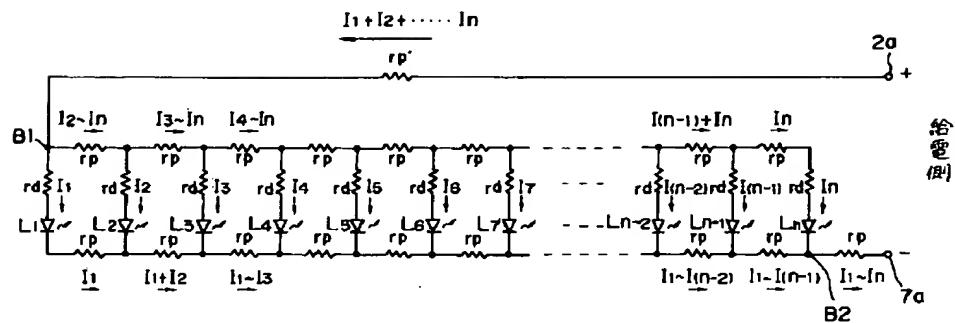
【図2】



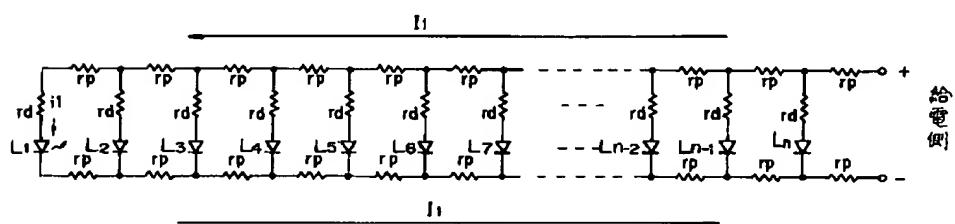
【図3】



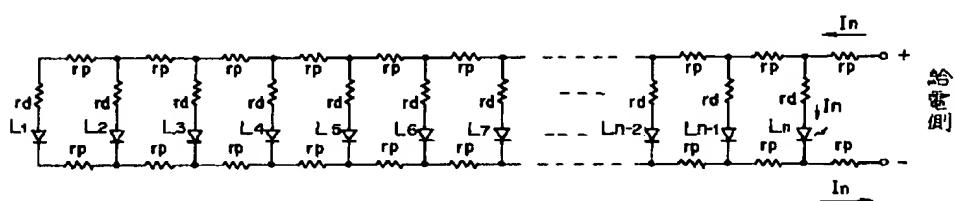
【図4】



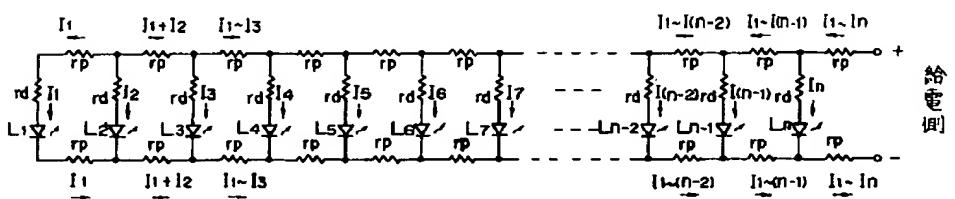
【図5】



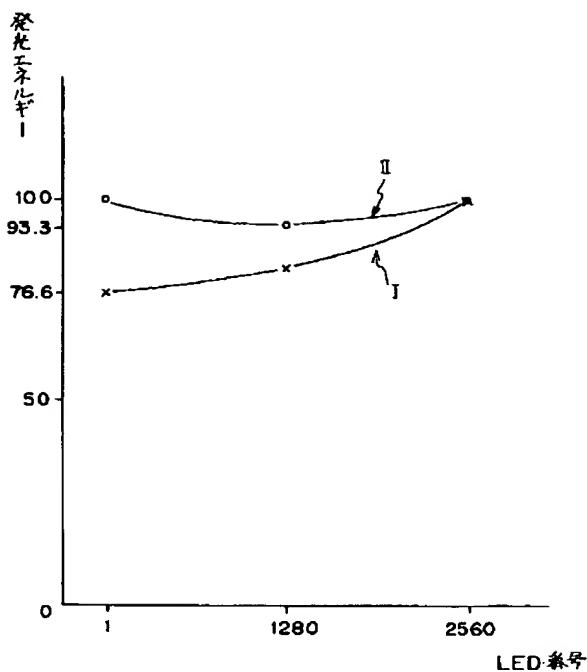
【図6】



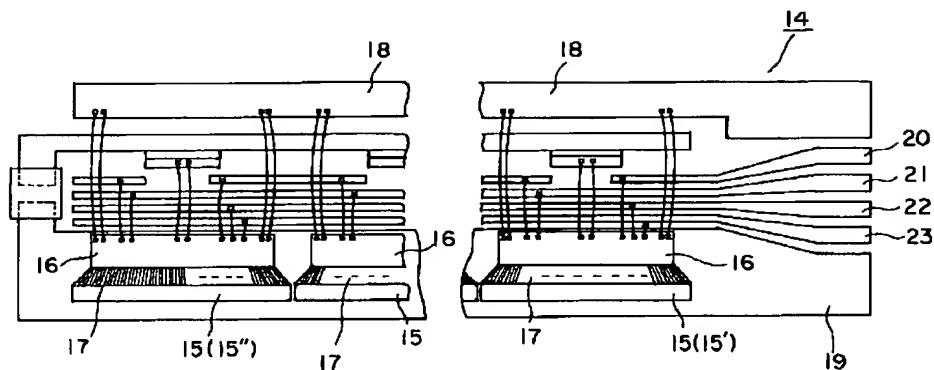
【図7】



【図8】



【図9】



フロントページの続き

(51) Int.Cl. 6

H 0 4 N 1/036

識別記号 庁内整理番号

A 9070-5C

F I

技術表示箇所